



High-reliability integrated circuits

Neue Strahlungstestergebnisse: ECM LVDS Transceiver

SPACE IC GmbH

Garbsener Landstraße 10
30419 Hannover ■ Germany
www.space-ic.com

Tel.: +49 511 99 99 33 0
Fax: +49 511 99 99 33 10
info@space-ic.com

Geschäftsführung:

Volodymyr Burkhay ■ Uwe Gieselmann ■ Marko Reuter ■ André Rocke
Sitz: Hannover ■ Amtsgericht Hannover ■ HRB 210911



Unternehmen

- Gründung 2014 durch Experten der TELEFUNKEN IC-Produktentwicklung
- **SPACE IC** übernimmt strahlungsfeste IC-Produkte von TELEFUNKEN

TELEFUNKEN
Semiconductors

SPACE IC

Gründerteam & Management-Board:



Unternehmenssitz:

SICAN Technologie-Park
im Nordwesten von
Hannover



SPACE IC

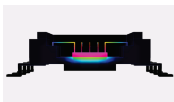
high-reliability · radiation-hard · analog and mixed-signal ICs · ITAR/EAR-free

for **Power Management** and **Robust Data Interfaces**

IC Product Development

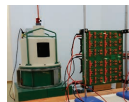
Chip Development:

- IC Spec
- IC Design
- Package Design
- Prototyping



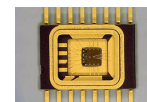
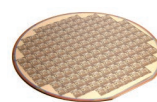
Testing:

- Screening
- Evaluation
- Qualification



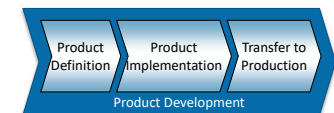
Manufacturing:

- Chip Foundry
- Wafer Test
- Dicing
- Assembly
- Screening
- Qualification Testing

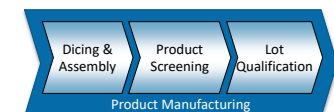


Service:

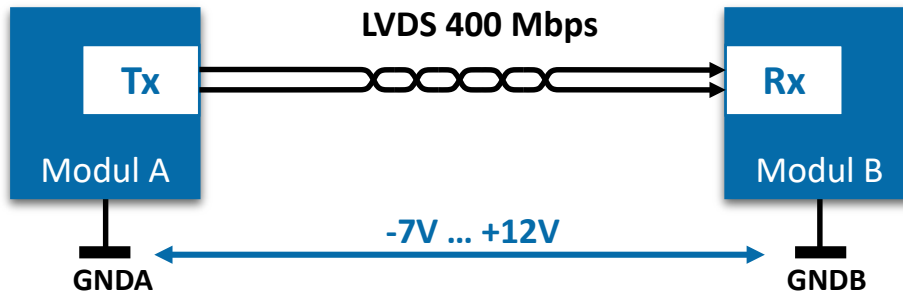
- Mixed-Signal ASIC Service



- Manufacturing Service

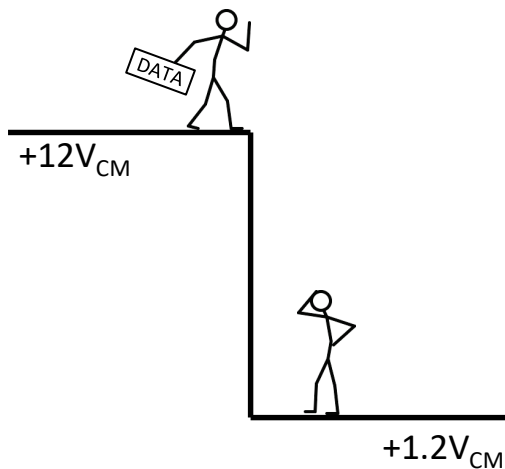


ECM LVDS TX & RX

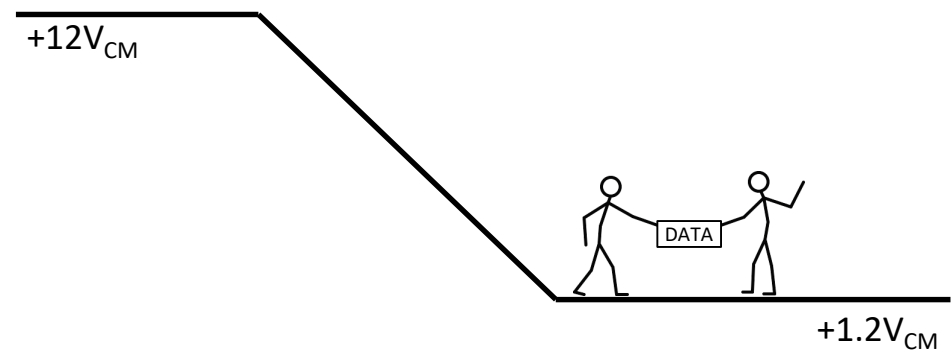


- z.B. SpaceWire Physical Interface
- Konformität zum LVDS-Standard ist nicht hinreichend für Robustheit

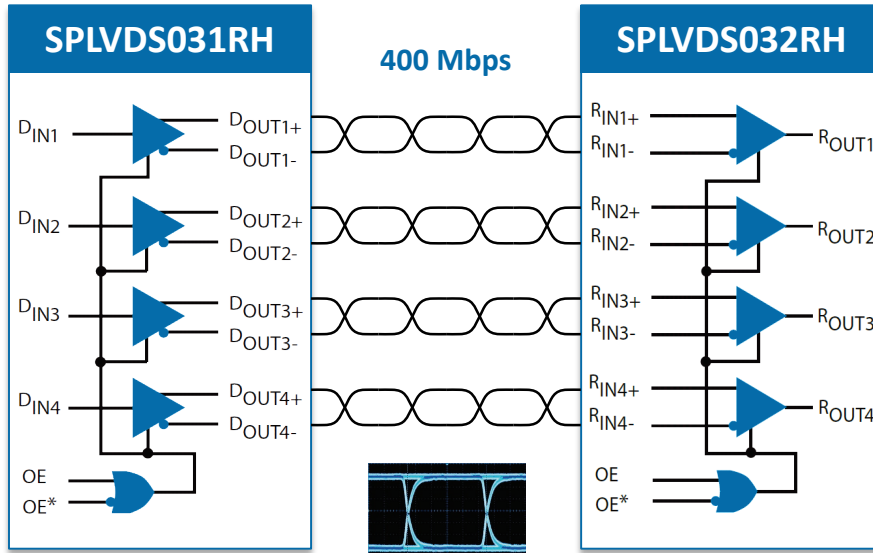
Standard LVDS:



SPACE IC - ECM LVDS:



Getestete LVDS-Komponenten



- -7V ... +12V Extended Common-Mode
- Exzellente Speed-Performance
- Geringe Stromaufnahme
- Latchup-frei (SOI)
- ESD HBM >8kV
- -55°C bis +125°C



Strahlungsfestigkeit?



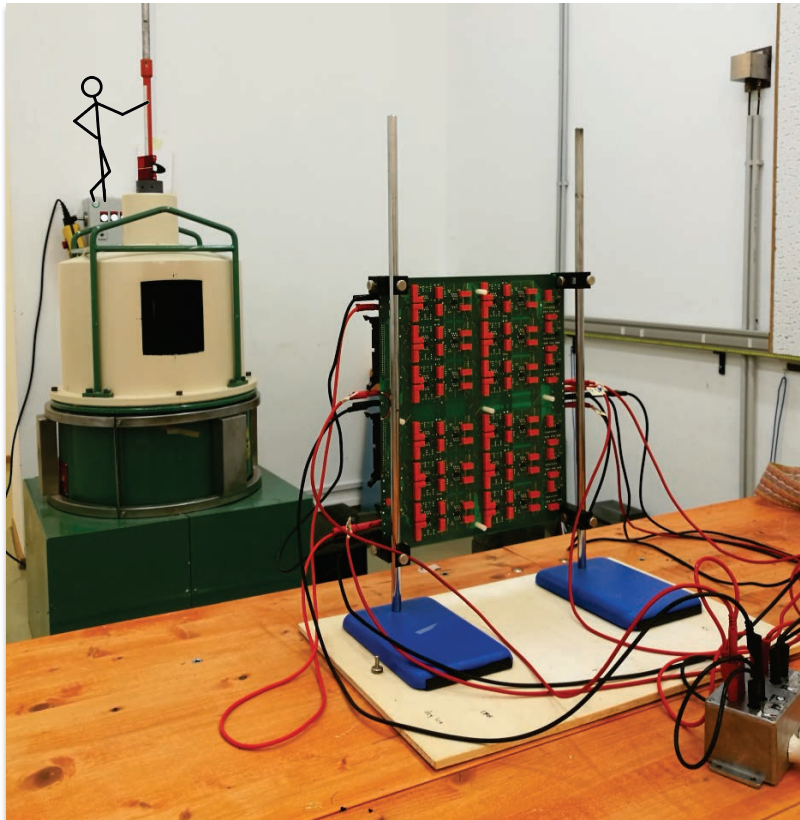
passed:

- SEE 60 MeV / (mg/cm²)
- TID 100 krad unbiased

missing:

- TID biased

Biased TID Setup



ESTEC ^{60}Co -Facility in Noordwijk, Niederlande

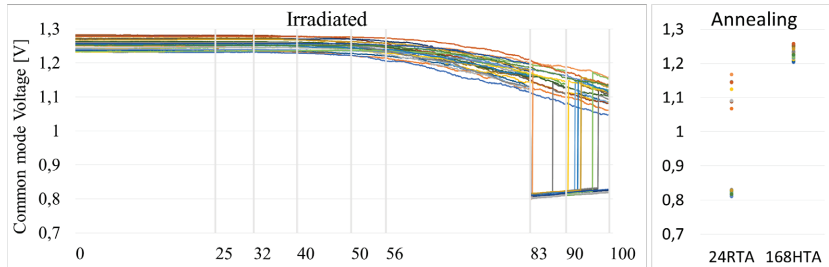
	Schritte							
360 rad/h	25 krad	32 krad	40 krad	50 krad	56 krad	82 krad	90 krad	100 krad

Tx - SPLVDS031RH		
Kanal	Input	Output
1	H	terminated
2	H	non-terminated
3	L	terminated
4	L	non-terminated

Rx - SPLVDS032RH		
Kanal	Input CM	Output
1	+12V	abwechselnd H / L
2	-7V	abwechselnd H / L
3	+1.2V	H
4	open	H



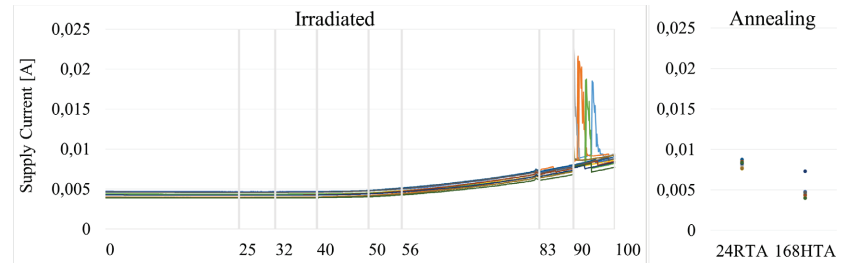
Tx - SPLVDS031RH



Ergebnis:

- Bis 56 krad(Si) voll funktional und in Spec
- Bei 100 krad(Si) funktional, aber LVDS-Ausgangsspannungen außerhalb LVDS-Spec
- Alle Abweichungen erholten sich beim Annealing

Rx - SPLVDS032RH



Ergebnis:

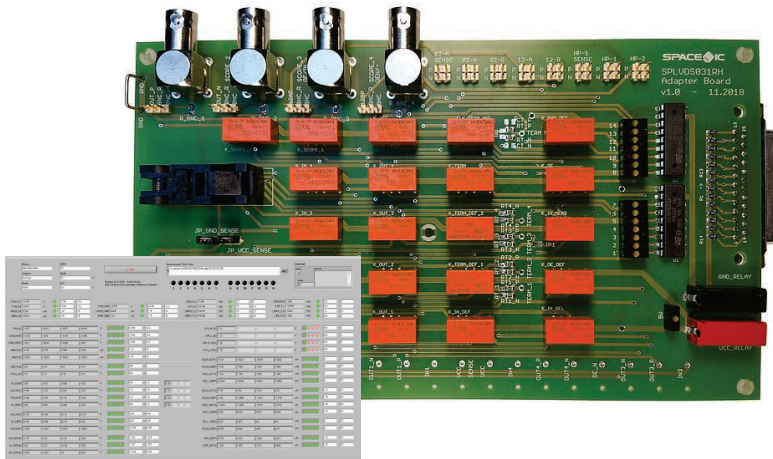
- Bis 56 krad(Si) voll funktional und in Spec
- Bei 100 krad(Si) funktional, aber nur noch im Standard-Common-Mode-Bereich
- Alle Abweichungen erholten sich beim Annealing

Zwischenmessungen Tx - SPLVDS031H

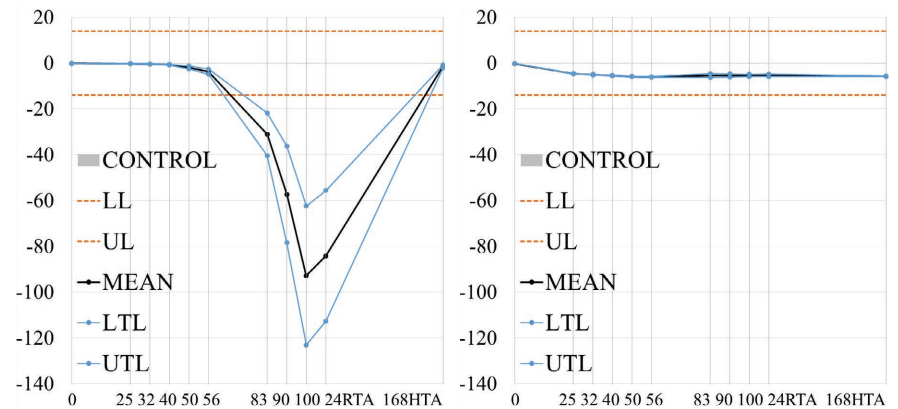


Tx - Parameter

1. Current Consumption (Enabled, Disabled)
2. CMOS Input Current
3. DINx Input Thresholds
4. OE & OE* Threshold Voltage
5. OUTx Output Voltages
6. OUTx Short Circuit Current
7. Output Differential Short Circuit Current
8. OUTx High-Z Current
9. OUTx Power-Off Current

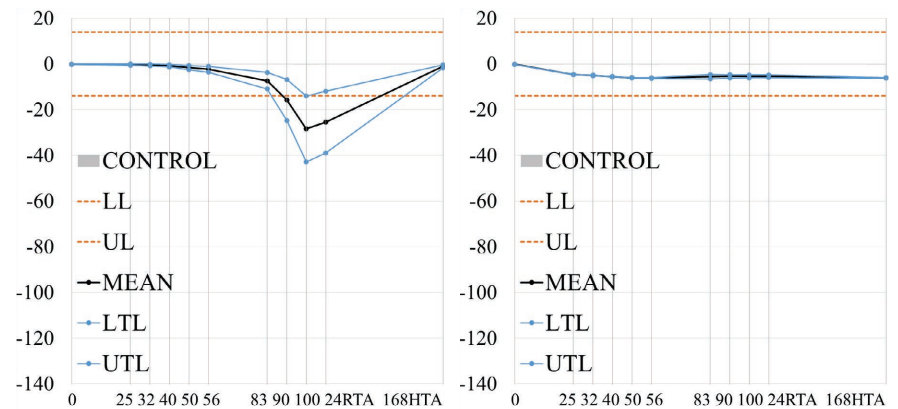


OUTx High-Z Current to GND [μ A]



H biased, terminated

L biased, terminated



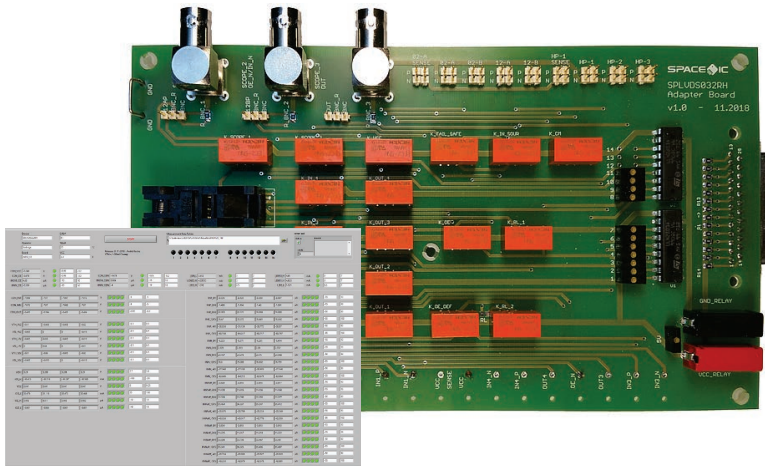
H biased, non-terminated

L biased, non-terminated

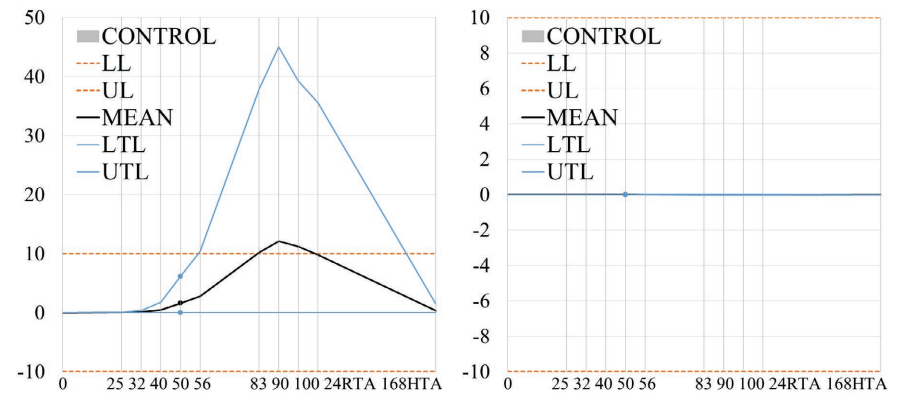
Zwischenmessungen Rx - SPLVDS032H

Rx - Parameter

1. Current Consumption (Enabled, Disabled)
2. CMOS Input Current
3. LVDS Input Current
4. LVDS Input Thresholds @ $-7 \dots +1.2 \dots +12 V_{CM}$
5. Output High Voltage
6. Output Low Voltage
7. Output Short Circuit Current
8. Output High-Z Current
9. Failsafe Function

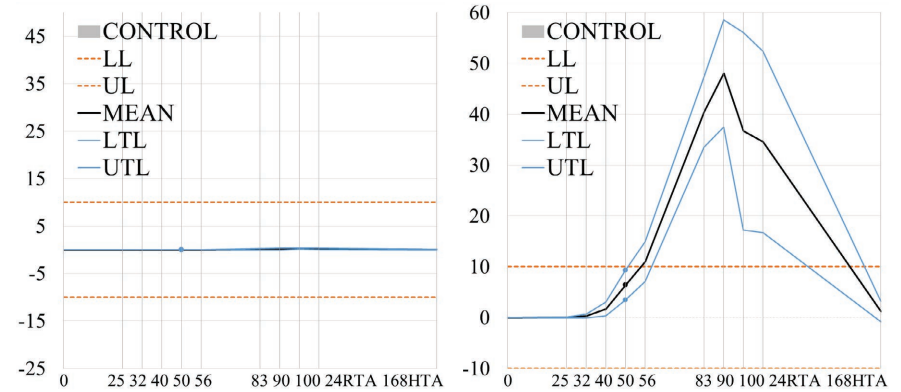


Output High-Z Current [μA]



High-Z Current to VCC

High-Z Current to GND



High-Z Current to VCC - H biased

High-Z Current to VCC - L biased

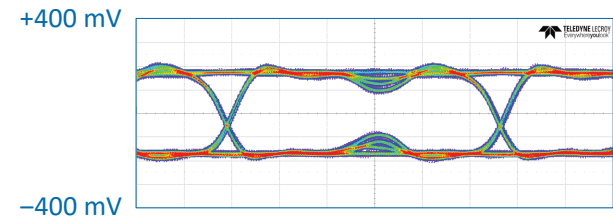
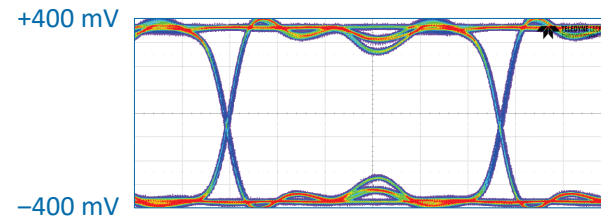
Zwischenmessungen Augendiagramme



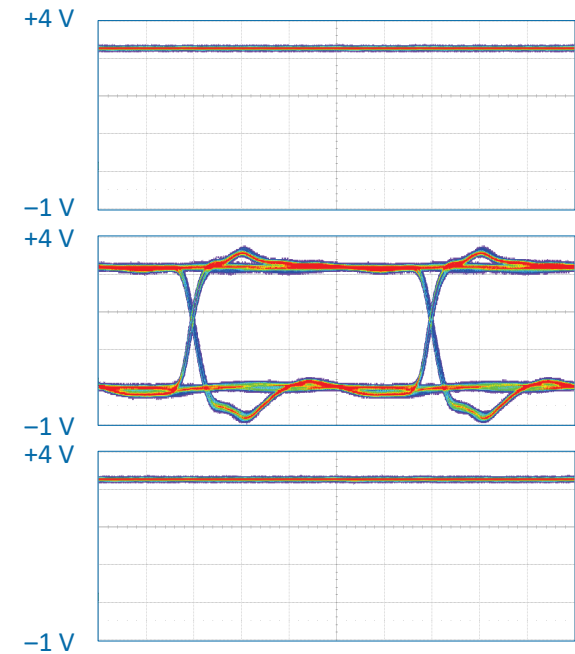
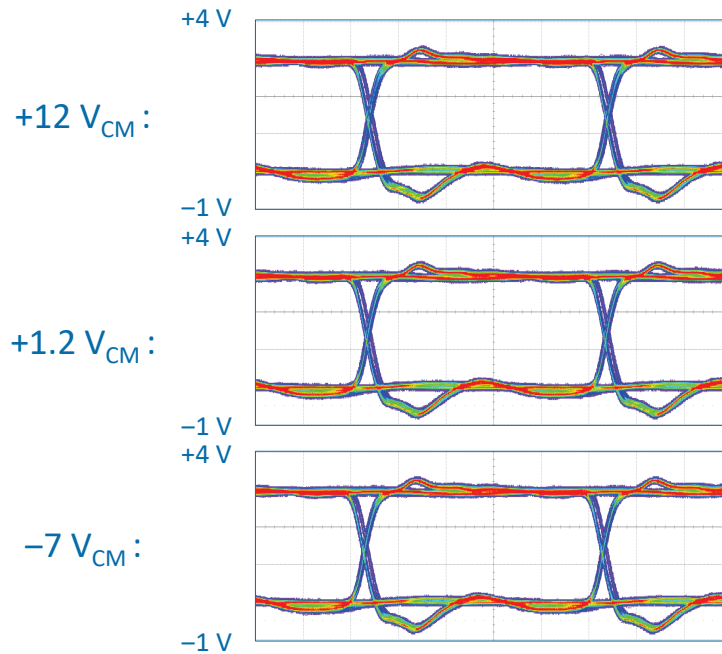
Bei 56 krad(Si)

Bei 100 krad(Si)

Tx
SPLVDS031RH



Rx
SPLVDS032RH



Unbiased TID

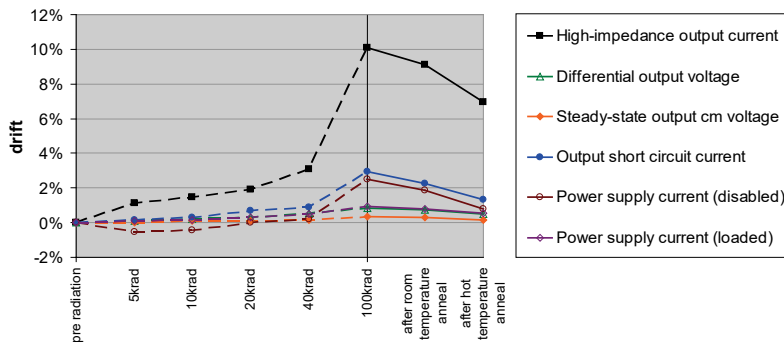
Tx - SPLVDS031RH

Bedingungen:

- Dosisrate: 75rad/min
- RT- und HT-Annealing

Ergebnis:

- Geringe Parameterdriften bei 100 krad(Si)
- Keine Spec-Verletzung
- Alle Abweichungen erholten sich beim Annealing



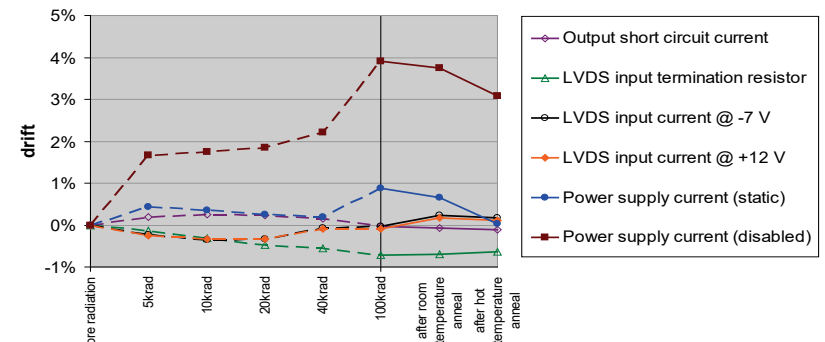
Rx - SPLVDS032RH

Bedingungen:

- Dosisrate: 75rad/min
- RT- und HT-Annealing

Ergebnis:

- Geringe Parameterdriften bei 100 krad(Si)
- Keine Spec-Verletzung
- Alle Abweichungen erholten sich beim Annealing



Heavy Ions Tests



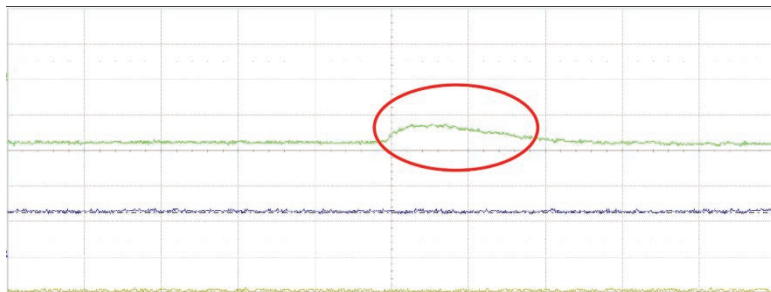
Tx - SPLVDS031RH

Bedingungen:

- Statisch L
- LET 13, 21, 35, 65 MeV/(mg/cm²)

Ergebnis:

- Keine Fails (SEL, SEGR, SEB)
- SET Event @ 65 MeV/(mg/cm²)
 - geringe Variation der Ausgangsamplitude (<100mV, 25ns)



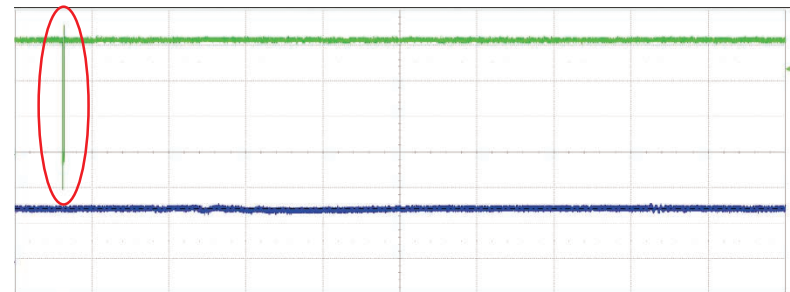
Rx - SPLVDS032RH

Bedingungen:

- Statisch L (externes Failsafe-Netzwerk)
- LET 13, 21, 35, 65 MeV/(mg/cm²)

Ergebnis:

- Keine Fails (SEL, SEGR, SEB)
- SET Events @ ≥ 21 MeV/(mg/cm²)
 - einzelne Bitfehler





SEE bis 65 MeV/(mg/cm²)

- Keine destruktiven Events
- Tx-SETs: geringfügige Variation der LVDS-Ausgangsamplitude
- Rx-SETs: einzelne Bitfehler

Unbiased TID bis 100 krad(Si)

- Volle Performance

Biased TID bis 56 krad(Si)

- Volle Performance



Biased TID bis 100 krad(Si)

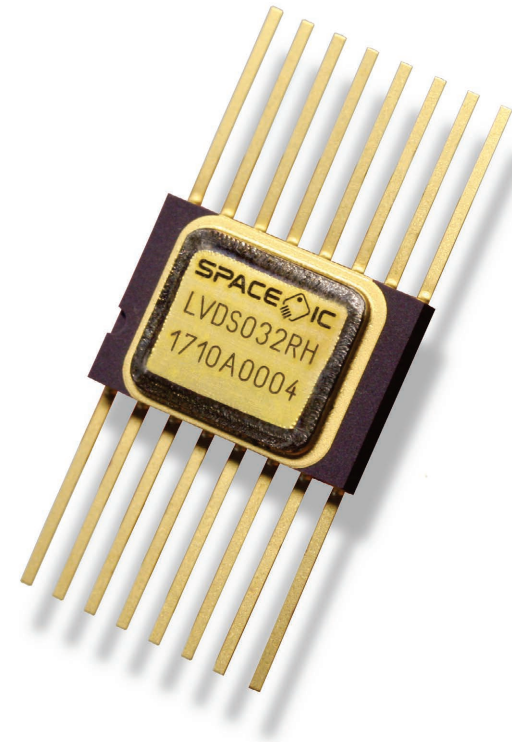
- Performante Datenübertragung mit Einschränkungen:
 - Signifikante Erhöhung von Stromaufnahmen und Leckströmen
 - Tx: Ausgangsspannungen < LVDS-Spec
 - Rx: nur Standard-Common-Mode-Bereich

Laufendes GSTP-Vorhaben:

- Nullserie im keramischen hermetischen Flatpack-16 (EMs)
- Inspektion & Basic Screening
- Elektrische Charakterisierung

Roadmap:

- ESCC-Evaluierung der Komponenten
- Fertigungsentwicklung und Fertigung der 2. Generation:
 - Advanced Failsafe
 - Cold-spare auch an Nicht-LVDS-Pins
 - Zusätzliche Transceiver-Varianten
- ECM LVDS IP-Cores (z.B. zur Integration in **SpaceWire**-Komponenten)





***Vielen Dank für
Ihre Aufmerksamkeit!***

info@space-ic.com

www.space-ic.com

